

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020000027607 A

(43)Date of publication of application: 15.05.2000

(21)Application number: 1019980045562

(22)Date of filing: 28.10.1998

(71)Applicant: HYUNDAI ELECTRONICS IND. CO., LTD.

(72)Inventor: LEE, JAE JIN

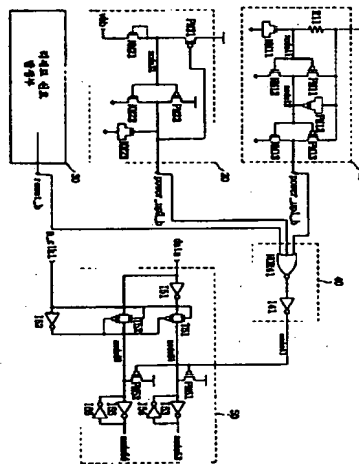
(51)Int. Cl. G11C 11/413

(54) INITIALIZING APPARATUS FOR SYNCHRONOUS MEMORY DEVICE

(57) Abstract:

PURPOSE: An initializing apparatus for synchronous memory device is provided to secure the reliability of a device by preventing an openings of an output terminal of a memory device in case that a power is not turned off in the outside and a reset operation is performed.

CONSTITUTION: First and second initializing signal generating units (10,20) sense a power signal provided from the outside. A reset signal generating unit(30) senses a clock signal inputted from the outside of a memory device and generates a reset signal in case that the clock signal is changed over a certain time. A logic operation unit(40) combines a signal generated in first and second initializing signal generating units(10,20) and a signal generated in the reset signal generating unit(30). An initializing circuit unit(50) initializes a terminal in which an initialization is needed by the signal combined in the logic operation unit(40).



COPYRIGHT 2000 KIPO

Legal Status

Date of final disposal of an application (20021018)

Patent registration number (1003676970000)

Date of registration (20021227)

BEST AVAILABLE COPY

국 2000-0027607

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶	(11) 공개번호	국 2000-0027607
G11C 11/413	(43) 공개일자	2000년05월15일
(21) 출원번호	10-1998-0045562	
(22) 출원일자	1998년10월29일	
(71) 출원인	현대전자산업 주식회사 김영환	
(72) 발명자	장기도 이현시 부활음 이대리 산 136-1 이자진	
(74) 대리인	장기도 이현시 마월면 사동리 현대5차 아파트 501-401 이장훈, 이부동	

특허청구 : 없음

(54) 동자서 메모리 소자의 초기화장치

요약

본 발명은 본 발명은 반도체 메모리 소자에 있어서 외부에서 출력 신호가 입력되는 동자서 기억소자의 싱크리스(synchronous) 모드, 32비트 메모리 관련 것으로, 특히 초기화할 수 있는 방법으로서 외부에서 전압(OFF)을 오프(OFF)시키지 않고 리셋(reset) 동작을 수행하는 경우 메모리 장치의 출력단자가 오프(OFF) 상태로, 처음 전압을 인가하거나 메모리 동작 중에 반도체 소자를 초기화할 시키는 경우에 오프(OFF) 상태를 확보할 수 있도록 한 동자서 메모리 소자의 초기화 장치에 관한 것이다.

도 1은 본 발명의 초기화 장치 회로도로서, 외부에서 인가되는 전압 신호를 감지하여 초기화 신호를 발생시키는 제 1, 2 초기화 신호 발생부(1, 2)와; 상기 제 1, 2 초기화 신호 발생부(1, 2)로부터 출력된 신호를 감지하여 출력 신호가 일정 시간 이상 변화하지 않는 경우, 리셋(reset) 신호를 발생시키는 제 3 초기화 신호 발생부(3)와; 상기 제 1, 2 초기화 신호 발생부(1, 2) 및 상기 제 3 초기화 신호 발생부(3)로부터 출력된 신호를 논리 조합하는 논리 연산부(4)와; 및 상기 논리 연산부(4)를 통하여 논리 연산된 신호에 의하여 초기화 필요한 단자를 초기화하는 초기화 회로부(5)를 구비한, 동자서 메모리 소자의 초기화 장치에 관한 것이다.

도 1

도 2

도 3

도 4

도 5

도 6

도 7

도 8

도 9

도 10

도 11

도 12

도 13

도 14

도 15

도 16

도 17

도 18

도 19

도 20

도 21

도 22

국 2000-0027607

본 발명은 반도체 메모리 소자에 있어서 외부에서 출력 신호가 입력되는 동자서 기억소자의 싱크리스(synchronous) 모드, 32비트 메모리 관련 것으로, 특히 초기화할 수 있는 방법으로서 외부에서 전압(OFF)을 오프(OFF)시키지 않고 리셋(reset) 동작을 수행하는 경우 메모리 장치의 출력단자가 오프(OFF) 상태로, 처음 전압을 인가하거나 메모리 동작 중에 반도체 소자를 초기화할 시키는 경우에 오프(OFF) 상태를 확보할 수 있도록 한 동자서 메모리 소자의 초기화 장치에 관한 것이다.

일반적으로, 초기화 장치는 파워 인(power up) 회로 또는 이니셜라이즈(initialize) 장치라고 하며, 상기 초기화 장치를 이용하여 초기화할 수 있는 방법으로는 회로에 공급되는 전압(power)을 턴-오프(turn-off)하고 리셋(reset) 명령에 의해 출력(clock) 신호를 오프(off)시키는 방법이다.

도 1은 본 발명의 초기화 장치 회로도로서, 외부에서 인가되는 전압 신호를 감지하여 초기화 신호를 발생시키는 제 1, 2 초기화 신호 발생부(1, 2)와; 상기 제 1, 2 초기화 신호 발생부(1, 2)로부터 출력된 신호를 논리 조합하는 논리 연산부(3)와; 및 상기 논리 연산부(3)를 통하여 논리 연산된 신호에 의하여 초기화 필요한 단자를 초기화하는 초기화 회로부(4)로 구성되어 있다.

먼저, 제 1 초기화 신호 발생부(1)는 외부에서 초기화 전압이 인가 되는 경우 일정 지연 시간동안 출력 신호의 파워 인 바 신호(power up)를 '로우'로 만들면서, 논리 연산부(3)의 출력 노드(node 4)인 리셋(reset) 신호를 '로우'가 되도록 한다.

초기화가 필요한 장치의 초기화 회로부(4)에 대하여 말하면, 여기는 데이터 신호를 출력 신호(output)에 의하여 출력(shift)하는 장치를 예로써 나타낸 것으로, 출력 신호(output)가 '하이'인 경우에는 데이터 신호를 노드(node 5) 혹은 노드(node 6)로 전달하고, 출력 신호(output)가 로우(low)인 경우 상기 노드(node 5, node 6)는 이전 데이터 값을 저장하고 있다.

상기와 같은 상태에서 출력 신호(output)가 '로우'인 경우, 상기 노드(node 5, node 6)의 상태는 이전 데이터 신호에 의하여 정해지므로, 단순히 데이터 신호만을 보고는 정보를 알 수 없다.

여기서는, 이런 단점들을 초기화가 필요한 회로라고 말한다.

그리고, 여기에 첨가된 피모스 트랜지스터(PMOS, 여기는 초기화 장치를 나타낸 것으로, 상기 논리 연산부(3)로부터 출력되는 노드(node 4)의 리셋(reset)가 로우(low)로 되는 경우 상기 노드(node 5, node 6)는 '하이' 상태가 된다.

즉, 종래의 초기화 장치는 외부에서 인가되는 전압을 이용하여 초기화 장치를 만들었다.

상기와 같이 초기화하는 종래의 초기화 장치는, 도 2에 도시된 바와 같이 반도체 메모리 소자에 입력되는 전압을 감지하여, 도 2의 (가)와 같은 시스템 리셋(reset) 신호에 의하여 일정 시간(t) 동안, 도 2의 (나)와 같은 전압이 꺼진 후, 일정 지연 시간(t₁) 동안에 리셋(reset) 동작을 수행하여, 도 2의 (다)와 같이 초기화 신호를 발생시킴으로써, 장치에 인가되는 초기 동작 시에 발생하는 급격한 전압의 추락을 방지하고, 이를 방지하기 위하여, 초기화 장치는 내부 단점들을 초기화 회로로 만들어서 다음 동작을 방지하도록 한다.

그러나, 특별한 출력(clock)에 동기화 되어 동작한다. 내부 회로는 피어프 라인(pipe line)을 사용하는 경우, 있어서 모든 단자가 초기화되지 않는 상태에서 동작이 이루어질 경우, 클럭(clock)이 동작을 수행할 당시 정지하지 않는 동작을 수행하게 되어 문제가 발생할 수 있게 된다.

또한, 도 3에 도시된 바와 같이 시스템(system)에 메모리 소자와 연결되어 있는 전압을 오프(off)하지 않고, 다른 소자와 연결된 신호를 리셋(reset)하는 경우, 외부에서 인가되는 전압을 감지하여 내부 리셋(reset) 신호를 만드는 종래의 방식은, 안정적인 초기화 동작을 수행하지 못한다.

예를 들어, 반도체 기억 소자가 리드(read) 동작을 수행하는 중에, 도 3의 (가)와 같이 시스템은 리드 리셋(reset) 명령에 들어오고, 이 리셋 명령에 의하여, 도 3의 (나)와 같이 초기화 동작을 수행하는 경우, 도 3의 (나)와 같이 전압이 계속 인가될 때, 도 3의 (다)와 같이, 데이터 리셋(reset) 명령에 따라, 리셋 신호를 수행할 수도 있고, 이와 같은 상태에서, 이 데이터 리드(data line)과 연결된 다른 데이터 리드 리셋(reset) 명령에 따라, 리드 리셋(reset) 동작을 수행하게 되는 경우도, 메모리 소자의 데이터 리드 리셋(reset) 명령에 따라, 리드 리셋(reset) 동작을 수행하는 장치에 동시에 턴-온(turn-on)되게 되어 급격한 전압 추락(ath)을 발생하므로, 오동작 및 신뢰성에 큰 영향을 끼친다.

따라서, 종래의 경우에는 시스템에서 리셋(reset) 신호가 발생되는 경우, 만약에 기억 소자에 연결된 전압 신호가 턴-오프되지 않는 경우에는, 내부에 전압을 감지(detect)하는 초기화 장치는 아무런 동작을 수행하지 않게 되어, 초기화 동작을 수행하지 않게 된다.

예를 들어, 초기화 동작을 수행하기 이전의 출력 리드(read) 동작의 경우에는, 초기화 동작을 수행하고 나면, 여전히 데이터 리드 리셋(reset) 명령에 따라, 리드 리셋(reset) 명령을 수행하는 경우, 메모리 소자의 출력단자가 오프(OFF) 상태로, 처음 전압을 인가하거나 메모리 동작 중에 반도체 소자를 초기화할 시키는 경우에 오프(OFF) 상태를 확보할 수 있도록 한 동자서 메모리 소자의 초기화 장치를 제공하는데 그 목적이 있다.

본 발명에 따른 초기화 장치는, 초기화 장치를 제공하는데 그 목적이 있다.

본 발명에 따른 초기화 장치는, 초기화 장치를 제공하는데 그 목적이 있다.

본 발명에 따른 초기화 장치는, 초기화 장치를 제공하는데 그 목적이 있다.

본 발명에 따른 초기화 장치는, 초기화 장치를 제공하는데 그 목적이 있다.

본 발명에 따른 초기화 장치는, 초기화 장치를 제공하는데 그 목적이 있다.

본 발명에 따른 초기화 장치는, 초기화 장치를 제공하는데 그 목적이 있다.

이때 본 발명은 상기한 바와 같은 종래의 제 문제점을 해소시키기 위하여 창안된 것으로, 초기화할 수 있는 방법으로서 외부에서 전압(OFF)을 오프(off)시키지 않고 리셋(reset) 동작을 수행하는 경우, 메모리 장치의 출력단자가 오프(OFF) 상태로, 처음 전압을 인가하거나 메모리 동작 중에 반도체 소자를 초기화할 시키는 경우에 오프(OFF) 상태를 확보할 수 있도록 한 동자서 메모리 소자의 초기화 장치를 제공하는데 그 목적이 있다.

